



Grenoble INP - UGA est membre de réseaux internationaux de formation et recherche en ingénierie et management. Il est reconnu dans les classements nationaux et internationaux.



8 écoles + **39** laboratoires
8300 étudiantes et étudiants
1 300 personnels enseignants-chercheurs, administratifs et techniques

Grand établissement public d'enseignement supérieur, pôle de recherche reconnu, élément fondateur de l'écosystème grenoblois : Grenoble INP-UGA, institut d'ingénierie et de management de l'Université Grenoble Alpes, occupe une place de premier plan dans la communauté scientifique et industrielle.

Doctorant.e en Architecture des Ordinateurs

Référence de l'offre	2024-PHDCOMPUDESIGN-TIMA
Champ de recherche	Architecture et conception des ordinateurs
Laboratoire	TIMA (UMR 5159 Grenoble-INP, UGA et CNRS) https://tima.univ-grenoble-alpes.fr
Profil	Doctorant-e (R1)
Localisation	Grenoble, France
Date de recrutement / durée du contrat	01/10/2024 (36 mois)
Contact métier	Arthur.Perais@univ-grenoble-alpes.fr

Grenoble INP - UGA, grand établissement public, labellisé Initiative d'Excellence, propose des formations aux métiers d'ingénierie et de management avec un contenu scientifique solide et une haute spécialisation en lien avec les enjeux des transitions digitales, industrielles, organisationnelles, environnementales et énergétiques ainsi qu'une internationalisation importante de ses cursus. L'institut d'ingénierie et de management de l'Université Grenoble Alpes réunit ainsi plus de 1 300 personnels (enseignement, recherche, soutien administratif et technique) et 9 000 étudiantes et étudiants répartis entre ses 8 écoles (Grenoble INP - Ense3, Grenoble INP - Ensimag, Grenoble INP - Esisar, Grenoble INP - Génie industriel, Grenoble INP - Pagora, Grenoble INP - Phelma, Polytech Grenoble, Grenoble IAE) et La Prépa des INP. Grenoble INP est reconnu dans les classements nationaux comme un des leaders en ingénierie et en management avec une visibilité internationale certaine et est membre de différents réseaux internationaux académiques ainsi que de l'université européenne UNITE!

Au sein de l'Université Grenoble Alpes, Grenoble INP est tutelle associée de 40 laboratoires de recherche, dont certains internationaux, et de plateformes technologiques où sont menées des recherches de pointe valorisées auprès de ses partenaires socio-économiques et transférées à ses étudiantes et étudiants. Grenoble INP se positionne au cœur des axes scientifiques suivants : physique, énergie, mécanique et matériaux ; numérique ; micronano-électronique, systèmes embarqués ; industrie du futur, systèmes de production, environnement ; sciences de gestion et management.

Grenoble INP - UGA s'engage en matière de soutenabilité, promeut l'égalité des chances en matière d'emploi et affirme les valeurs d'équité, d'inclusion et de diversité. Toute candidature qualifiée pour un emploi sera considérée sans discrimination d'aucune sorte.

Les sujets de recherche couverts par TIMA incluent la spécification, le design, la vérification, le test et les méthodologies de design des systèmes intégrés allant de l'analogique au numérique d'un côté du spectre, jusqu'aux systèmes sur puce multicœurs et leur système d'exploitation de l'autre côté.

Au sein de TIMA et dans le contexte de cette offre, l'équipe SLS se concentre sur la microarchitecture des processeurs généraliste, c'est à dire comment arranger les milliards de transistors disponibles grâce à la loi de Moore afin d'accélérer l'exécution des programmes. La microarchitecture est à l'interface entre les circuits et le jeu d'instruction (ISA), car elle est en charge de construire un système cohérent qui exécute les instructions définies dans l'ISA tout en sachant que ce système devrait être performant lorsqu'implémenté sur un circuit (par ex., fréquence, consommation). L'équipe est connue à l'international et est publiée dans des conférences importantes du domaine (e.g., IEEE/ACM ISCA, IEEE/ACM MICRO).

Description de l'offre :

Les processeurs généralistes modernes utilisent la spéculation au niveau matériel pour accélérer l'exécution des programmes. Des exemples typiques sont la prédiction de branchement, la politique de remplacement dans les caches, le préchargement des données mémoires, etc. Ces mécanismes sont en général conçus à partir de l'analyse de codes applicatifs, par opposition au code du système d'exploitation (OS). Cependant, nous envisageons deux scénarios où une application pourrait passer un temps non significatif à exécuter du code OS :

- Les applications « datacenter » tels que les serveurs webs, bases de données, etc. utilisent comparativement plus les I/O que les applications « standards ».
- A la suite de la fin de la loi de passage à l'échelle de Dennard, les systèmes sur puces ont commencé à utiliser des accélérateurs dédiés pour augmenter la performance par unité de consommation (e.g., GPU pour les tâches graphiques, NPU/TPU pour les applications de machine learning). Dans le futur, on pourrait imaginer que le code applicatif serait exécuté sur un ou plusieurs accélérateurs, alors que le processeur généraliste s'occuperait du code OS.

Etant donné ces scénarios, il semble qu'être capable d'exécuter du code OS de manière efficace puisse devenir plus important dans le futur. Cette thèse se concentrera donc sur les deux questions suivantes :

- Le code OS est-il fondamentalement différent du code applicatif en termes d'instructions, de localité spatiale et temporelle, d'empreinte mémoire, etc.
- Les techniques spéculatives microarchitecturales conçues pour le code applicatif sont-elles adaptées au code OS ?

Dans un premier temps, il faudra pouvoir analyser (e.g., tracer) l'exécution en mode utilisateur et en mode kernel au sein de la même application. Cela peut être fait via des outils de traduction et d'instrumentation binaire (e.g., QEMU). Cela pourrait aussi être fait via des extensions processeurs (e.g., Intel Processor Trace) ou en ajoutant directement un module de trace au niveau RTL dans un processeur open-source (e.g., Boom, XiangShan). Dans tous les cas, le but est d'obtenir des traces représentatives et de les rejouer « hors ligne » afin d'obtenir des métriques intéressantes et déterminer si il existe des différences notables entre code utilisateur et code kernel.

La première étape sera donc de comprendre les différentes options disponibles pour obtenir ces traces et de choisir une technique à mettre en place, en sachant que les applications à étudier, notamment « datacenter » (e.g., DeathStarBench) sont non triviales à tracer car longue, potentiellement multithreadée et potentiellement client-serveur.

Une deuxième étape sera, en se basant sur l'analyse des traces obtenues lors de la première étape, de proposer des mécanismes matériels ayant le potentiel d'améliorer la performance du code OS. Ces mécanismes ne devront pas diminuer la performance du code utilisateur.

Par exemple, il n'est pas improbable que les données utilisées lors d'un appel système aient de la localité temporelle au sein de l'appel système, mais ne soit plus jamais réutilisée, sachant qu'un appel système ne représente pas forcément beaucoup d'instructions. Il serait donc peut-être désirable d'informer la politique de remplacement du cache que certaines données ont été amenées lors d'un appel système afin qu'elles ne soient pas conservées lors du passage en mode user.

Spécificités et contraintes particulières

Le candidat ou la candidate doit être titulaire d'un diplôme de Master en Informatique (ou équivalent).

Compétences personnelles

Le candidat ou la candidate doit être conscient.e que les trois ans de doctorat n'ont rien à voir avec les années de formation en Licence/Master. Obtenir un doctorat requiert une motivation importante et la capacité à se concentrer sur un sujet spécifique pendant 3 ans.

- Le candidat ou la candidate doit s'attendre à devoir faire preuve d'autonomie en termes de développement logiciel, conception d'expériences et analyse des résultats.
- Le candidat ou la candidate doit pouvoir exprimer clairement ses idées et conclusions, ainsi qu'être capable de motiver ses choix de direction de recherche.
- Le candidat ou la candidate doit être ouvert.e à la critique constructive de la part de ses pairs et de l'encadrement.

Compétences techniques

- **Programmation** : C/C++. Forte connaissance et compréhension du langage, des structures de données, algorithmes, du test et des outils de debug.
- **Scripting** : Python, bash ou autre
- **Architecture des ordinateurs** : Caches, mémoire virtuelle, pipelining. Des connaissances avancées (prédiction de branchement, exécution dans le désordre) sont un plus.
- **Systèmes d'exploitation (Linux)** : Mémoire virtuelle, gestion des privilèges, appels systèmes. Des connaissances avancées sont un plus.
- **Anglais** : Un bon niveau est requis étant donné que les articles scientifiques sont écrits et présentés en anglais

Informations générales

Direction : La thèse sera dirigée par Frédéric Pétrot (Prof., Grenoble INP) et co-encadrée par Arthur Perais (CNRS).

Institution : La thèse aura lieu au TIMA dans l'équipe SLS: <https://tima.univ-grenoble-alpes.fr/research/sls>

Ecole doctorale : La thèse est rattachée à l'école MSTII de l'Université de Grenoble: <https://edmstii.univ-grenoble-alpes.fr/mstii-doctoral-school/>

Financement : La thèse est financée par le projet Archi-CESAM au sein du PEPR Cloud dans le cadre du plan France 2030. L'employeur est Grenoble INP (<https://www.grenoble-inp.fr/>). Le salaire mensuel est de 2200€ bruts (au 1^{er} janvier 2025), puis 2300€ bruts (au 1^{er} janvier 2026).

Enseignement : Durant les 3 ans du contrat, il est possible d'enseigner en TD et TP. L'enseignement est rémunéré à hauteur d'environ 40€ bruts par heure devant étudiant.

Formation obligatoire : Durant les 3 ans du contrat, le candidat ou la candidate devra suivre 120h de formation répartie dans trois thématiques (3x40h) : Scientifique, Transversale et Insertion Professionnelle : <https://edmstii.univ-grenoble-alpes.fr/formation/>

Poste affecté dans une zone à régime restrictif : NON

(Dispositif de protection du potentiel scientifique et technique de la nation, conditionnant la prise de fonction à l'autorisation du Fonctionnaire Sécurité Défense).

Processus de recrutement

Les candidatures (CV et lettre de motivation) doivent être transmises à arthur.perais@univ-grenoble-alpes.fr

Date limite de dépôt de candidature : 27/06/2024